

PAT-NO: JP407161576A
DOCUMENT- JP 07161576 A
IDENTIFIER:
TITLE: CAPACITOR-CONTAINING MULTILAYER ELECTRONIC
ELEMENT

PUBN-DATE: June 23, 1995

INVENTOR-INFORMATION:

NAME COUNTRY
TOKUDA, HIROMICHI

ASSIGNEE-INFORMATION:

NAME COUNTRY
MURATA MFG CO LTD N/A

APPL-NO: JP05308488

APPL-DATE: December 9, 1993

INT-CL (IPC): H01G004/30 , H01G004/252 , H01G004/40

ABSTRACT:

PURPOSE: To provide a capacitor-containing multilayer electronic element having a high mechanical strength and a large capacitance and adaptable to a high- density package.

CONSTITUTION: Input/output electrodes 12 and 13, relay electrode 15, ground electrode 16 and conductor 19 are formed on the surface of a multilayer body 1 of insulation sheets having capacitor electrodes on the surface. The electrodes 12 and 13 formed at both ends of the multilayer body 1 are electrically connected through the conductor 19. The electrodes 15 and 16 are disposed at a central part of the multilayer body 1 and the electrode 16 is electrically connected to the conductor 19. The conductor serves as a lead or inductor when it is made of material excellent in conductivity such as Ag, Ag-Pd and Cu or as a resistor when its is made of carbon, cermet, etc.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-161576

(43) 公開日 平成7年(1995)6月23日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/30 4/252 4/40	3 0 1 B	9174-5E 9174-5E	H 0 1 G 1/14 4/40	V A
			審査請求	未請求 請求項の数1 O L (全 6 頁)

(21) 出願番号 特願平5-308488

(22) 出願日 平成5年(1993)12月9日

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 徳田 博道

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

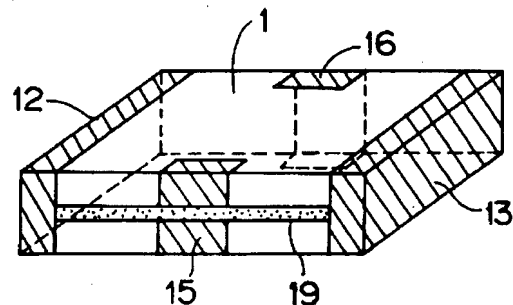
(74) 代理人 弁理士・森下 武一

(54) 【発明の名称】 容量内蔵型積層電子部品

(57) 【要約】

【目的】 機械的強度が強く、かつ、大きな静電容量が得られ、しかも、高密度実装に対応できる容量内蔵型積層電子部品を得る。

【構成】 表面に容量電極を設けた絶縁体シートを積層して構成された積層体1の表面に入出力電極12、13、中継電極15、グラウンド電極16、導電体19が設けられている。積層体1の両端部に設けられた入出力電極12と13は導電体19を介して電氣的に接続されている。中継電極15、グラウンド電極16はそれぞれ積層体1の中央部に設けられ、中継電極15と導電体19は電氣的に接続している。導電体19は、その材料として導電性が優れたAg、Ag-Pd、Cu等を使用した場合には導線やインダクタとして機能し、カーボンやサーメット等を使用した場合には抵抗体として機能する。



【特許請求の範囲】

【請求項1】 絶縁体と容量電極を積み重ねて構成した積層体と、
前記積層体の両端部にそれぞれ設けた入出力電極と、
前記入出力電極の間で、かつ、前記積層体の表面に設けられたグラウンド電極と、
前記入出力電極間を電気的に接続し、かつ、前記積層体の表面に設けられた導電体と、
を備えたことを特徴とする容量内蔵型積層電子部品。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、各種電子回路を構成するために使用される容量内蔵型積層電子部品に関する。

【0002】

【従来の技術と課題】従来の容量内蔵型電子部品の一つに、実開平4-65428号公報記載のものがある。この電子部品は誘電体基板の表面に、この誘電体基板を挟んで交差する抵抗体とグラウンド電極を設け、抵抗体と誘電体基板とグラウンド電極とでコンデンサを形成したものである。

【0003】ところで、積層電子部品に内蔵されたコンデンサの静電容量Cは、以下の式にて決定される。

$$C = \epsilon S / d$$

ϵ : 誘電率

S : 対向電極面積

d : 対向電極間距離

ここに、誘電率 ϵ は使用する誘電体基板の材質によって決定され、対向電極面積Sも部品のサイズによって制限される。従って、部品の小形化を満足し、かつ、大きな静電容量を得ようとすれば、対向電極間距離dを小さく、すなわち、誘電体基板を薄くすることが通常行われる。

【0004】しかしながら、誘電体基板を薄くすると、部品を回路基板等に自動実装する際に加わる機械的荷重や実装後の回路基板等のたわみにより加わる機械的荷重によって、部品が破壊され易くなるという問題が発生する。従って、従来の電子部品は大きな静電容量を有するものが得られなかった。さらに、この電子部品を回路基板等を実装すると、誘電体基板の略裏面全面に設けられたグラウンド電極が回路基板等に臨むことになる。ところが、近年の電子機器の高密度実装によって、回路基板上の電子部品実装領域に信号線路が配設されることが多いが、従来の電子部品ではグラウンド電極と信号線路が近接するため、ショート等の心配から、回路基板上の電子部品実装領域に信号線路を配設することが難しかった。

【0005】そこで、本発明の課題は、機械的強度が強く、かつ、大きな静電容量が得られ、しかも高密度実装に対応できる容量内蔵型積層電子部品を提供することにある。

【0006】

【課題を解決するための手段と作用】以上の課題を解決するため、本発明に係る容量内蔵型積層電子部品は、

(a) 絶縁体と容量電極を積み重ねて構成した積層体と、(b) 前記積層体の両端部にそれぞれ設けた入出力電極と、(c) 前記入出力電極の間で、かつ、前記積層体の表面に設けられたグラウンド電極と、(d) 前記入出力電極間を電気的に接続し、かつ、前記積層体の表面に設けられた導電体と、を備えたことを特徴とする。ここに、導電体は、その材料として導電性が優れたAg, Ag-Pd, Cu等を使用した場合には導線やインダクタとして機能し、カーボンやサーメット等を使用した場合には抵抗体として機能する。

【0007】以上の構成により、積層体には、絶縁体と容量電極とで形成されたコンデンサが内蔵されることになる。このコンデンサは、容量電極数及び容量電極間距離等を調整することによって、所望の大きな静電容量が得られる。一方、積層体の厚みはコンデンサの静電容量を決定するパラメータではないため、任意の寸法に設定される。従って、積層電子部品の機械的強度は積層体の厚みを厚くすることにより確保される。

【0008】また、積層電子部品の実装面には、グラウンド電極が設けられていない(あるいは、設けられていても縁部に僅かな面積を占めるに過ぎない)ため、積層電子部品が実装される回路基板等の領域にも信号線路が配設される。

【0009】

【実施例】以下、本発明に係る容量内蔵型積層電子部品の実施例を添付図面を参照して説明する。以下の実施例では、積層電子部品としてチップ型ノイズ除去フィルタを例にして説明する。

〔第1実施例、図1～図3〕図1に示すように、第1実施例のフィルタに使用される積層体1は複数の絶縁体シート2と容量電極3, 4, 5, 6, 7にて構成されている。絶縁体シート2の材料としては、例えば、チタン酸バリウムやチタン酸ジルコン酸鉛等のセラミックスが使用される。容量電極3～7は、Ag, Ag-Pd, Cu等のペーストをスクリーン印刷の手段にて絶縁体シート2の表面に塗布、乾燥することにより形成してもよいし、スパッタリングや蒸着等の手段により形成してもよい。容量電極3, 5, 7は、その引出し部3a, 5a, 7aが絶縁体シート2の奥側の辺の縁部に延在して露出している。容量電極4, 6は、その引出し部4a, 6aが絶縁体シート2の手前側の辺の縁部に延在して露出している。

【0010】容量電極3～7をそれぞれ表面に設けた絶縁体シート2と表面に何も設けていない保護用絶縁体シート2は、積み重ねられた後、成形されて積層体1とされ、その後焼成される。通常、保護用絶縁体シート2の枚数を調整することにより、積層体1の厚さを厚くして、フィルタに要求される機械的強度を確保する。図2

に示すように、成形された積層体1には、両端部に入出力電極12、13が設けられると共に、手前側及び奥側の側面部中央の位置にそれぞれ中継電極15、グランド電極16が設けられる。中継電極15は容量電極4、6の引出し部4a、6aにそれぞれ電氣的に接続され、グランド電極16は容量電極3、5、7の引出し部3a、5a、7aにそれぞれ電氣的に接続されている。

【0011】電極12、13、15、16は、Ag、Ag-Pd等のペーストを積層体1に塗布、焼付することにより形成してもよいし、スパッタリングやイオンプレーティングや蒸着等の手段にて形成してもよい。さらに、中継電極15の上から、入出力電極12と13を電氣的に接続する導電体19が積層体1の手前側の側面に形成される。導電体19の材料に、導電性が優れたAg、Ag-Pd、Cu等を使用した場合には導線やインダクタとして機能する。また、導電体19の材料に、カーボンやサーメット等を使用した場合には抵抗体として機能する。例えば導電体19を抵抗体として機能させる場合には、カーボンやサーメットペースト等をスクリーン印刷の手段にて積層体1に塗布することにより形成してもよいし、W、Ni-Cr合金等でスパッタリングや蒸着の手段にて積層体1に形成してもよい。積層体1は、その表面に設けられた入出力電極12、13、中継電極15、グランド電極16、及び導電体19と共に一体的に焼成されることもある。

【0012】図3はこうして得られたチップ型ノイズ除去フィルタの電気等価回路図である。(A)は導電体19が導線として機能した場合、(B)は導電体19が抵抗体として機能した場合、(C)は導電体19がインダクタとして機能した場合を表したものである。絶縁体シート2と容量電極3〜7とでコンデンサを形成している。このコンデンサは、容量電極数及び容量電極間距離等を調整することによって所望の大きな静電容量を得ることができる。積層体1の厚みは静電容量を決定するパラメータではないので、積層体1の厚みを十分に厚くしてフィルタに要求される機械的強度を確保することができる。

【0013】また、得られたフィルタは、中継電極15及びグランド電極16が積層体1の下面、すなわち実装面の縁部に僅かな面積を占めるに過ぎないので、回路基板上のフィルタ実装領域にも信号線路を配設することができ、高密度実装に対応することができる。

【0014】〔第2実施例、図4〜図6〕図4に示すように、第2実施例のフィルタに使用される積層体21は、複数の絶縁体シート22と容量電極23、24、25、26、27にて構成されている。容量電極23、25、27は、その引出し部23a、25a、27aが絶縁体シート22の左辺の縁部に延在して露出している。容量電極24、26は、その引出し部24a、26aが絶縁体シート22の奥側の辺の縁部に延在して露出して

いる。

【0015】容量電極23〜27をそれぞれ表面に設けた絶縁体シート22と表面に何も設けていない保護用絶縁体シート22は、積み重ねられた後、成形されて積層体21とされる。ここに、積層体21の厚みが、フィルタに要求される機械的強度を確保するに充分な寸法になるように、保護用絶縁体シート22の枚数を適当に設定する。

【0016】図5に示すように、成形された積層体21は、両端部に入出力電極32、33が設けられると共に、奥側の側面部中央の位置にグランド電極35が設けられる。入出力電極32は容量電極23、25、27の引出し部23a、25a、27aにそれぞれ電氣的に接続され、グランド電極35は容量電極24、26の引出し部24a、26aにそれぞれ電氣的に接続されている。

【0017】さらに、積層体21の手前側の側面に、入出力電極32と33を電氣的に接続する導電体39が形成されている。図6はこうして得られたチップ型ノイズ除去フィルタの電気等価回路図である。(A)は導電体39が導線として機能した場合、(B)は導電体39が抵抗体として機能した場合、(C)は導電体39がインダクタとして機能した場合を表したものである。絶縁体シート22と容量電極23〜27とでコンデンサを形成している。このフィルタは第1実施例のフィルタと同様の作用効果を奏する。

【0018】〔第3実施例、図7〜図9〕図7に示すように、第3実施例のフィルタに使用される積層体41は、複数の絶縁体シート42と容量電極43、44、45、46にて構成されている。容量電極43の引出し部43aは、絶縁体シート42の手前側の辺の左寄り縁部に延在して露出している。容量電極44、46は、その引出し部44a、46aが絶縁体シート42の奥側の辺の縁部に延在して露出している。容量電極45の引出し部45aは、絶縁体シート42の手前側の辺の右寄り縁部に延在して露出している。

【0019】容量電極43〜46をそれぞれ表面に設けた絶縁体シート42と表面に何も設けていない保護用絶縁体シート42は、積み重ねられた後、成形されて積層体41とされる。ここに、積層体41の厚みが、フィルタに要求される機械的強度を確保するに充分な寸法になるように、保護用絶縁体シート42の枚数を適当に設定する。

【0020】図8に示すように、成形された積層体41は、両端部に入出力電極52、53が設けられると共に、奥側及び手前側の側面部にそれぞれグランド電極55及び中継電極56、57が設けられる。グランド電極55は容量電極44、46の引出し部44a、46aにそれぞれ電氣的に接続され、中継電極56、57は容量電極43、45の引出し部43a、45aにそれぞれ電

氣的に接続されている。

【0021】さらに、中継電極56、57の上から、入出力電極52と53を電氣的に接続する導電体59が積層体41の手前側の側面に形成される。図9はこうして得られたチップ型ノイズ除去フィルタの電気等価回路図である。(A)は導電体59が導線として機能した場合、(B)は導電体59が抵抗体として機能した場合、(C)は導電体59がインダクタとして機能した場合を表したものである。絶縁体シート42と容量電極43～46とでコンデンサを形成している。このフィルタは第1実施例のフィルタと同様の作用効果を奏する。

【0022】[第4実施例、図10～図12]図10に示すように、第4実施例のフィルタに使用される積層体61は、複数の絶縁体シート62と容量電極63、64、65、66、67にて構成されている。容量電極63の引出し部63aは、絶縁体シート62の左辺縁部に延在して露出している。容量電極65の引出し部65aは、絶縁体シート62の手前側の辺の左寄り縁部に延在して露出している。容量電極64、66は、その引出し部64a、66aが絶縁体シート62の奥側の辺の縁部に延在して露出している。容量電極67の引出し部67aは、絶縁体シート62の手前側の辺の右寄り縁部に延在して露出している。

【0023】容量電極63～67をそれぞれ表面に設けた絶縁体シート62と表面に何も設けていない保護用絶縁体シート62は、積み重ねられた後、成形されて積層体61とされる。ここに、積層体61の厚みが、フィルタに要求される機械的強度を確保するに充分な寸法になるように、保護用絶縁体シート62の枚数を適当に設定する。

【0024】図11に示すように、成形された積層体61は、両端部に入出力電極72、73が設けられると共に、奥側及び手前側の側面にそれぞれグランド電極75及び中継電極76、77が設けられる。入出力電極72は容量電極63の引出し部63aに電氣的に接続され、グランド電極75は容量電極64、66の引出し部64a、66aにそれぞれ電氣的に接続され、中継電極76、77は容量電極65、67の引出し部65a、67aにそれぞれ電氣的に接続されている。

【0025】さらに、中継電極76、77の上から、入出力電極72と73を電氣的に接続する導電体79が積層体61の手前側の側面に形成される。図12はこうして得られたチップ型ノイズ除去フィルタの電気等価回路図である。(A)は導電体79が導線として機能した場合、(B)は導電体79が抵抗体として機能した場合、(C)は導電体79がインダクタとして機能した場合を表したものである。絶縁体シート62と容量電極63～67とでコンデンサを形成している。このフィルタは第1実施例のフィルタと同様の作用効果を奏する。

【0026】[他の実施例]本発明に係る容量内蔵型積

層電子部品は前記実施例に限定されるものではなく、その要旨の範囲内で種々に変形することができる。複数の導電体と複数の一対の入出力電極とを一枚の積層体に設けて容量内蔵型積層電子部品アレイとしてもよい。また、前記実施例では、ノイズ除去フィルタについて説明したが、必ずしもこれに限定されるものではなく、発振子等であってもよい。さらに、前記実施例は、積層体を導電体と入出力電極とグランド電極と共に一体的に焼成する場合について説明したが、必ずしもこれに限定されるものではなく、焼成済み積層体に導電体と入出力電極とグランド電極を形成し焼成するものであってもよく、前記導電体は積層体1、21、41、61の側面に限らず、平面に形成してもよい。

【0027】さらに、少なくとも導電体をポリイミド等の絶縁膜にて被覆すれば、外部からの衝撃や湿度等の影響から導電体を保護することができ、積層電子部品の信頼性がアップする。また、前記実施例の積層体は、絶縁体シートを積み重ねた後、一体的に焼成するものであるが、必ずしもこれに限定しない。例えば、以下に説明する製法によって積層体を製作してもよい。印刷等の手段によりペースト状の絶縁体材料を塗布、乾燥して絶縁体材料膜を形成した後、その絶縁体材料膜の表面にペースト状の容量電極材料を塗布、乾燥して容量電極を形成する。こうして順に重ね塗りすることによって積層体が得られる。

【0028】

【発明の効果】以上の説明で明らかなように、本発明によれば、積層体の内部にコンデンサを形成したので、積層体の厚みはコンデンサの静電容量を決定するパラメータではなくなる。従って、積層体の厚みを十分に厚くして、容量内蔵型積層電子部品の機械的強度を確保することができる。一方、積層体内部に形成されたコンデンサは、容量電極数及び容量電極間距離等を調整することによって所望の大きな静電容量を有することができる。

【0029】また、得られた容量内蔵型積層電子部品は積層体の下面、すなわち実装面にグランド電極が設けられていない(あるいは、設けられていても縁部に僅かな面積を占めるに過ぎない)ので、回路基板上の積層電子部品実装領域にも信号線路を配設することができ、高密度実装に対応することができる。

【図面の簡単な説明】

【図1】本発明に係る容量内蔵型積層電子部品の第1実施例に使用される積層体を示す組立て斜視図。

【図2】図1に示した積層体を使用した容量内蔵型積層電子部品の斜視図。

【図3】図2に示した容量内蔵型積層電子部品の電気等価回路図を示すもので、(A)は導電体が導線として機能した場合、(B)は導電体が抵抗体として機能した場合、(C)は導電体がインダクタとして機能した場合。

【図4】本発明に係る容量内蔵型積層電子部品の第2実

施例に使用される積層体を示す組立て斜視図。

【図5】図4に示した積層体を使用した容量内蔵型積層電子部品の斜視図。

【図6】図5に示した容量内蔵型積層電子部品の電気等価回路図を示すもので、(A)は導電体が導線として機能した場合、(B)は導電体が抵抗体として機能した場合、(C)は導電体がインダクタとして機能した場合。

【図7】本発明に係る容量内蔵型積層電子部品の第3実施例に使用される積層体を示す組立て斜視図。

【図8】図7に示した積層体を使用した容量内蔵型積層電子部品の斜視図。

【図9】図8に示した容量内蔵型積層電子部品の電気等価回路図を示すもので、(A)は導電体が導線として機能した場合、(B)は導電体が抵抗体として機能した場合、(C)は導電体がインダクタとして機能した場合。

【図10】本発明に係る容量内蔵型積層電子部品の第4実施例に使用される積層体を示す組立て斜視図。

【図11】図10に示した積層体を使用した容量内蔵型積層電子部品の斜視図。

【図12】図11に示した容量内蔵型積層電子部品の電気等価回路図を示すもので、(A)は導電体が導線として機能した場合、(B)は導電体が抵抗体として機能した場合、(C)は導電体がインダクタとして機能した場合。

【符号の説明】

1, 21, 41, 61…積層体

2, 22, 42, 62…絶縁体シート

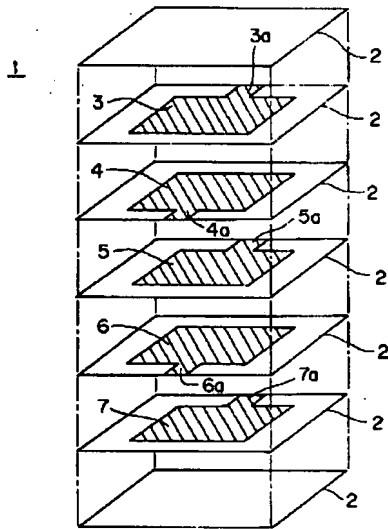
3~7, 23~27, 43~46, 63~67…容量電極

12, 13, 32, 33, 52, 53, 72, 73…入出力電極

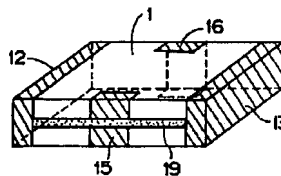
16, 35, 55, 75…グラウンド電極

19, 39, 59, 79…導電体

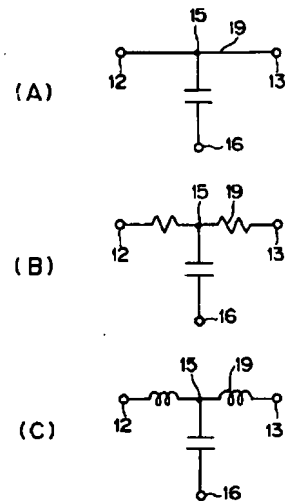
【図1】



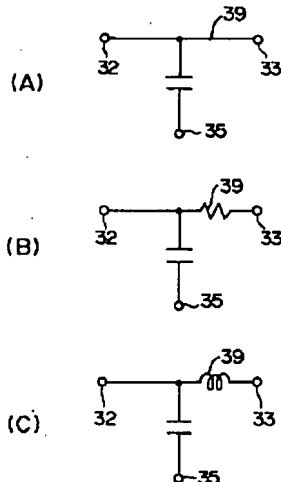
【図2】



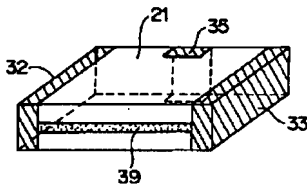
【図3】



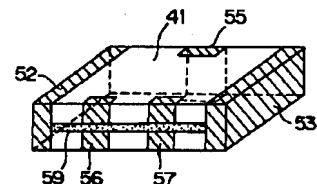
【図6】



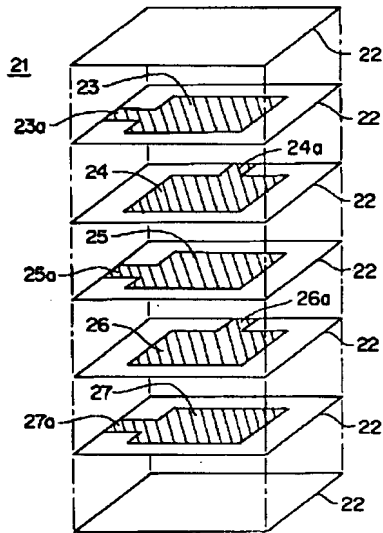
【図5】



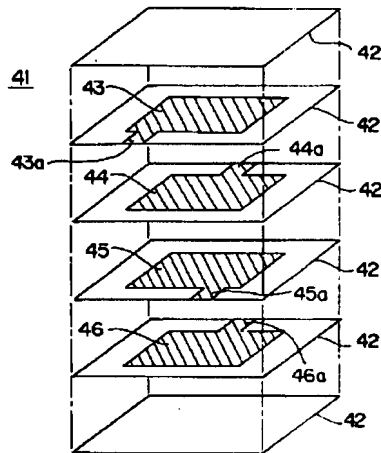
【図8】



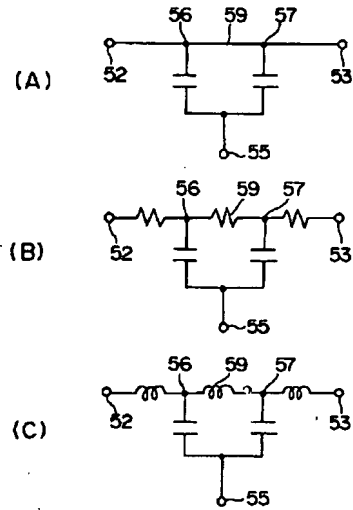
【図4】



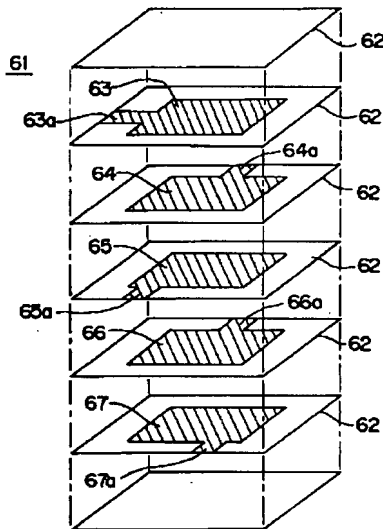
【図7】



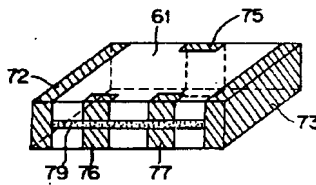
【図9】



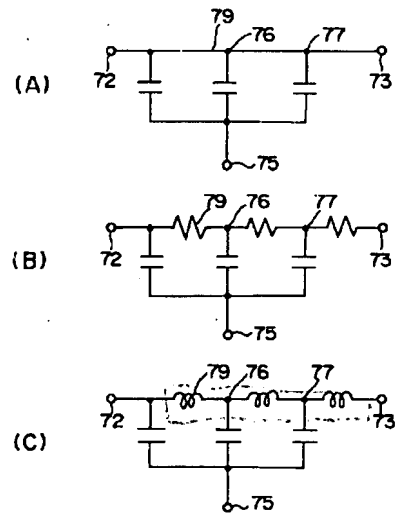
【図10】



【図11】



【図12】



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the capacity built-in laminating electronic parts used since various electronic circuitries are constituted.

[0002]

[Description of the Prior Art] There is a thing of the conventional capacity built-in electronic parts given [one] in JP,4-65428,U. These electronic parts prepare the resistor and grand electrode which cross on both sides of this dielectric substrate in the front face of a dielectric substrate, and form a capacitor in it with a resistor, a dielectric substrate, and a grand electrode.

[0003] By the way, the electrostatic capacity C of the capacitor built in laminating electronic parts is determined by the following formulas.

$C = \epsilon S / d$ -- the distance between ϵ :dielectric constant S:counterelectrode area d:counterelectrodes -- a dielectric constant ϵ is determined by the quality of the material of the dielectric substrate to be used, and the counterelectrode area S is restricted here by the size of components. Therefore, if the miniaturization of components tends to be satisfied and it is going to obtain big electrostatic capacity, it will be small in the distance d between counterelectrodes, namely, making a dielectric substrate thin will usually be performed.

[0004] However, if a dielectric substrate is made thin, the problem that components become is easy to be destroyed according to the mechanical load added by deflections, such as mechanical load added in case automatic mounting of the components is carried out at the circuit board etc., and the circuit board after mounting, will occur. Therefore, what has electrostatic capacity with the conventional big electronic parts was not obtained. Furthermore, when these electronic parts are mounted in the circuit board etc., the grand electrode prepared all over the abbreviation rear face of a dielectric substrate will attend the circuit board etc. However, although the signal-line way was arranged in the electronic-parts mounting field on the circuit board by the high density assembly of electronic equipment in recent years in many cases, since a grand electrode and a signal-line way approached in the conventional electronic parts, it was difficult [it] to arrange a signal-line way in the electronic-parts mounting field on the circuit board from the worries about short-circuit etc.

[0005] Then, electrostatic capacity with it is obtained, and the technical problem of this invention is to offer the capacity built-in laminating electronic parts which can moreover respond to high density assembly. [a strong and mechanical strength and] [big]

[0006]

[Means for Solving the Problem and its Function] In order to solve the above technical problem, the capacity built-in laminating electronic parts concerning this invention (a) between the layered product which accumulated and constituted the insulator and the capacity electrode, the I/O electrode prepared in the both ends of the (b) aforementioned layered product, respectively, and the (c) aforementioned I/O electrode And it is characterized by having the conductor which connected the (d) aforementioned I/O inter-electrode with the grand electrode prepared in the front face of said layered product electrically,

and was prepared in the front face of said layered product. Here, a conductor functions as lead wire or an inductor, when Ag and Ag-Pd in which conductivity was excellent as the ingredient, Cu, etc. are used, and when carbon, a cermet, etc. are used here, it functions as a resistor.

[0007] The capacitor formed with the insulator and the capacity electrode will be built in a layered product by the above configuration. When this capacitor adjusts the number of capacity electrodes, capacity inter-electrode distance, etc., desired big electrostatic capacity is obtained. On the other hand, since the thickness of a layered product is not the parameter which determines the electrostatic capacity of a capacitor, it is set as the dimension of arbitration. Therefore, the mechanical strength of laminating electronic parts is secured by thickening thickness of a layered product.

[0008] Moreover, since the grand electrode is not prepared in the component side of laminating electronic parts (or a slight area is occupied at a edge even if prepared), a signal-line way is arranged also in fields, such as the circuit board in which laminating electronic parts are mounted.

[0009]

[Example] Hereafter, the example of the capacity built-in laminating electronic parts concerning this invention is explained with reference to an accompanying drawing. As laminating electronic parts, a chip mold noise rejection filter is made into an example, and the following examples explain it.

As shown in [1st example, drawing 1 - drawing 3] drawing 1, the layered product 1 used for the filter of the 1st example consists of two or more insulator sheet 2 and capacity electrodes 3, 4, 5, 6, and 7. As an ingredient of the insulator sheet 2, ceramics, such as barium titanate and titanate-acid lead zirconate, is used, for example. The capacity electrodes 3-7 may be formed by applying and drying on the front face of the insulator sheet 2 with the means of screen-stencil of the paste of Ag, Ag-Pd, Cu, etc., and may be formed with means, such as sputtering and vacuum evaporation. The cash-drawer sections 3a, 5a, and 7a have extended and exposed the capacity electrodes 3, 5, and 7 to the edge of the side by the side of the back of the insulator sheet 2. The cash-drawer sections 4a and 6a have extended and exposed the capacity electrodes 4 and 6 to the edge of the side of the near side of the insulator sheet 2.

[0010] After the insulator sheet 2 which formed the capacity electrodes 3-7 in the front face, respectively, and the insulator sheet 2 for protection which nothing has prepared in the front face are accumulated, it is fabricated, is made into a layered product 1, and it is calcinated after that. Usually, by adjusting the number of sheets of the insulator sheet 2 for protection, thickness of a layered product 1 is thickened and the mechanical strength required of a filter is secured. As shown in drawing 2, while the I/O electrodes 12 and 13 are formed in both ends at the fabricated layered product 1, the junction electrode 15 and the grand electrode 16 are formed in the location of the center of a lateral portion by the side of a near side and the back, respectively. The junction electrode 15 is electrically connected to the cash-drawer sections 4a and 6a of the capacity electrodes 4 and 6, respectively, and the grand electrode 16 is electrically connected to the cash-drawer sections 3a, 5a, and 7a of the capacity electrodes 3, 5, and 7, respectively.

[0011] Electrodes 12, 13, 15, and 16 may form the paste of Ag, Ag-Pd, etc. in a layered product 1 spreading and by carrying out printing, and may form it with means, such as sputtering, ion plating, and vacuum evaporation. Furthermore, the conductor 19 which connects the I/O electrodes 12 and 13 electrically is formed in the side face of the near side of a layered product 1 from on the junction electrode 15. When Ag and Ag-Pd excellent in conductivity, Cu, etc. are used for the ingredient of a conductor 19, it functions on it as lead wire or an inductor. Moreover, when carbon, a cermet, etc. are used for the ingredient of a conductor 19, it functions on it as a resistor. For example, when operating a conductor 19 as a resistor, you may form by applying carbon, a cermet paste, etc. to a layered product 1 with the means of screen-stencil, and may form in a layered product 1 with sputtering or the means of vacuum evaporation with W, a nickel-Cr alloy, etc. A layered product 1 may be calcinated in one with the I/O electrodes 12 and 13 prepared in the front face, the junction electrode 15, the grand electrode 16, and a conductor 19.

[0012] Drawing 3 is the electric representative circuit schematic of the chip mold noise rejection filter obtained in this way. As for (A), when a conductor 19 functions as a lead wire, as for (C), (B) expresses [a conductor 19] the case where it functions as an inductor, when a conductor 19 functions as a resistor.

The capacitor is formed with the insulator sheet 2 and the capacity electrodes 3-7. This capacitor can obtain desired big electrostatic capacity by adjusting the number of capacity electrodes, capacity inter-electrode distance, etc. Since the thickness of a layered product 1 is not the parameter which determines electrostatic capacity, the mechanical strength which makes thickness of a layered product 1 thick enough, and is required of a filter is securable.

[0013] Moreover, since the junction electrode 15 and the grand electrode 16 occupy a slight area at the edge of the inferior surface of tongue of a layered product 1, i.e., a component side, the obtained filter can arrange a signal-line way also in the filter mounting field on the circuit board, and can respond to high density assembly.

[0014] As shown in [2nd example, drawing 4 - drawing 6] drawing 4 , the layered product 21 used for the filter of the 2nd example consists of two or more insulator sheet 22 and capacity electrodes 23, 24, 25, 26, and 27. The cash-drawer sections 23a, 25a, and 27a have extended and exposed the capacity electrodes 23, 25, and 27 to the edge of the left part of the insulator sheet 22. The cash-drawer sections 24a and 26a have extended and exposed the capacity electrodes 24 and 26 to the edge of the side by the side of the back of the insulator sheet 22.

[0015] After the insulator sheet 22 which formed the capacity electrodes 23-27 in the front face, respectively, and the insulator sheet 22 for protection which nothing has prepared in the front face are accumulated, it is fabricated and let it be a layered product 21. The number of sheets of the insulator sheet 22 for protection is suitably set up here so that the thickness of a layered product 21 may become sufficient dimension to secure the mechanical strength required of a filter.

[0016] As shown in drawing 5 , while the I/O electrodes 32 and 33 are formed in both ends, as for the fabricated layered product 21, the grand electrode 35 is formed in the location of the center of a lateral portion by the side of the back. The I/O electrode 32 is electrically connected to the cash-drawer sections 23a, 25a, and 27a of the capacity electrodes 23, 25, and 27, respectively, and the grand electrode 35 is electrically connected to the cash-drawer sections 24a and 26a of the capacity electrodes 24 and 26, respectively.

[0017] Furthermore, the conductor 39 which connects the I/O electrodes 32 and 33 electrically is formed in the side face of the near side of a layered product 21. Drawing 6 is the electric representative circuit schematic of the chip mold noise rejection filter obtained in this way. As for (A), when a conductor 39 functions as a lead wire, as for (C), (B) expresses [a conductor 39] the case where it functions as an inductor, when a conductor 39 functions as a resistor. The capacitor is formed with the insulator sheet 22 and the capacity electrodes 23-27. This filter does so the same operation effectiveness as the filter of the 1st example.

[0018] As shown in [3rd example, drawing 7 - drawing 9] drawing 7 , the layered product 41 used for the filter of the 3rd example consists of two or more insulator sheet 42 and capacity electrodes 43, 44, 45, and 46. Cash-drawer section 43a of the capacity electrode 43 is extended and exposed to the left edge of the side of the near side of the insulator sheet 42. The cash-drawer sections 44a and 46a have extended and exposed the capacity electrodes 44 and 46 to the edge of the side by the side of the back of the insulator sheet 42. Cash-drawer section 45a of the capacity electrode 45 is extended and exposed to the rightist-inclinations edge of the side of the near side of the insulator sheet 42.

[0019] After the insulator sheet 42 which formed the capacity electrodes 43-46 in the front face, respectively, and the insulator sheet 42 for protection which nothing has prepared in the front face are accumulated, it is fabricated and let it be a layered product 41. The number of sheets of the insulator sheet 42 for protection is suitably set up here so that the thickness of a layered product 41 may become sufficient dimension to secure the mechanical strength required of a filter.

[0020] As shown in drawing 8 , while the I/O electrodes 52 and 53 are formed in both ends, as for the fabricated layered product 41, the grand electrode 55 and the junction electrodes 56 and 57 are formed in a back side and the lateral portion of a near side, respectively. The grand electrode 55 is electrically connected to the cash-drawer sections 44a and 46a of the capacity electrodes 44 and 46, respectively, and the junction electrodes 56 and 57 are electrically connected to the cash-drawer sections 43a and 45a of the capacity electrodes 43 and 45, respectively.

[0021] Furthermore, the conductor 59 which connects the I/O electrodes 52 and 53 electrically is formed in the side face of the near side of a layered product 41 from on the junction electrodes 56 and 57.

Drawing 9 is the electric representative circuit schematic of the chip mold noise rejection filter obtained in this way. As for (A), when a conductor 59 functions as a lead wire, as for (C), (B) expresses [a conductor 59] the case where it functions as an inductor, when a conductor 59 functions as a resistor. The capacitor is formed with the insulator sheet 42 and the capacity electrodes 43-46. This filter does so the same operation effectiveness as the filter of the 1st example.

[0022] As shown in [4th example, drawing 10 - drawing 12] drawing 10 , the layered product 61 used for the filter of the 4th example consists of two or more insulator sheet 62 and capacity electrodes 63, 64, 65, 66, and 67. Cash-drawer section 63a of the capacity electrode 63 is extended and exposed to the left part edge of the insulator sheet 62. Cash-drawer section 65a of the capacity electrode 65 is extended and exposed to the left edge of the side of the near side of the insulator sheet 62. The cash-drawer sections 64a and 66a have extended and exposed the capacity electrodes 64 and 66 to the edge of the side by the side of the back of the insulator sheet 62. Cash-drawer section 67a of the capacity electrode 67 is extended and exposed to the rightist-inclinations edge of the side of the near side of the insulator sheet 62.

[0023] After the insulator sheet 62 which formed the capacity electrodes 63-67 in the front face, respectively, and the insulator sheet 62 for protection which nothing has prepared in the front face are accumulated, it is fabricated and let it be a layered product 61. The number of sheets of the insulator sheet 62 for protection is suitably set up here so that the thickness of a layered product 61 may become sufficient dimension to secure the mechanical strength required of a filter.

[0024] As shown in drawing 11 , while the I/O electrodes 72 and 73 are formed in both ends; as for the fabricated layered product 61, the grand electrode 75 and the junction electrodes 76 and 77 are formed in a back side and the lateral portion of a near side, respectively. The I/O electrode 72 is electrically connected to cash-drawer section 63a of the capacity electrode 63, the grand electrode 75 is electrically connected to the cash-drawer sections 64a and 66a of the capacity electrodes 64 and 66, respectively, and the junction electrodes 76 and 77 are electrically connected to the cash-drawer sections 65a and 67a of the capacity electrodes 65 and 67, respectively.

[0025] Furthermore, the conductor 79 which connects the I/O electrodes 72 and 73 electrically is formed in the side face of the near side of a layered product 61 from on the junction electrodes 76 and 77.

Drawing 12 is the electric representative circuit schematic of the chip mold noise rejection filter obtained in this way. As for (A), when a conductor 79 functions as a lead wire, as for (C), (B) expresses [a conductor 79] the case where it functions as an inductor, when a conductor 79 functions as a resistor. The capacitor is formed with the insulator sheet 62 and the capacity electrodes 63-67. This filter does so the same operation effectiveness as the filter of the 1st example.

[0026] the capacity built-in laminating electronic parts concerning example] this invention besides [are not limited to said example, within the limits of the summary, can be boiled variously and can deform. Two or more conductors and the I/O electrode of two or more pairs are prepared in the layered product of one sheet, and it is good also as a capacity built-in laminating electronic-parts array. Moreover, although said example explained the noise rejection filter, it may not necessarily be limited to this and you may be a radiator etc. Furthermore, although said example explained the case where a layered product was calcinated in one with a conductor, an I/O electrode, and a grand electrode, it is not necessarily limited to this, a conductor, an I/O electrode, and a grand electrode may be formed and calcinated to a calcinated layered product, and said conductor may be formed not only in the side face of layered products 1, 21, 41, and 61 but in a flat surface.

[0027] Furthermore, if a conductor is covered with insulator layers, such as polyimide, at least, a conductor can be protected from the effect of the impact from the outside, humidity, etc., and the dependability of laminating electronic parts will rise. Moreover, although the layered product of said example is calcinated in one after it accumulates an insulator sheet, it is not necessarily limited to this. For example, a layered product may be manufactured by the process explained below. After applying a paste-like insulator ingredient, drying with means, such as printing, and forming the insulator ingredient

film, a paste-like capacity electrode material is applied to the front face of the insulator ingredient film, it dries on it, and a capacity electrode is formed in it. In this way, a layered product is obtained by giving two coats in order.

[0028]

[Effect of the Invention] Since the capacitor was formed in the interior of a layered product by the above explanation according to this invention so that clearly, the thickness of a layered product is no longer the parameter which determines the electrostatic capacity of a capacitor. Therefore, thickness of a layered product can be made thick enough and the mechanical strength of capacity built-in laminating electronic parts can be secured. On the other hand, the capacitor formed in the interior of a layered product can have desired big electrostatic capacity by adjusting the number of capacity electrodes, capacity inter-electrode distance, etc.

[0029] Moreover, the obtained capacity built-in laminating electronic parts are that (or even if prepared, a slight area is occupied at a edge) by which the grand electrode is not prepared in the inferior surface of tongue of a layered product, i.e., a component side, can arrange a signal-line way also in the laminating electronic-parts mounting field on the circuit board, and can respond to high density assembly.

[Translation done.]